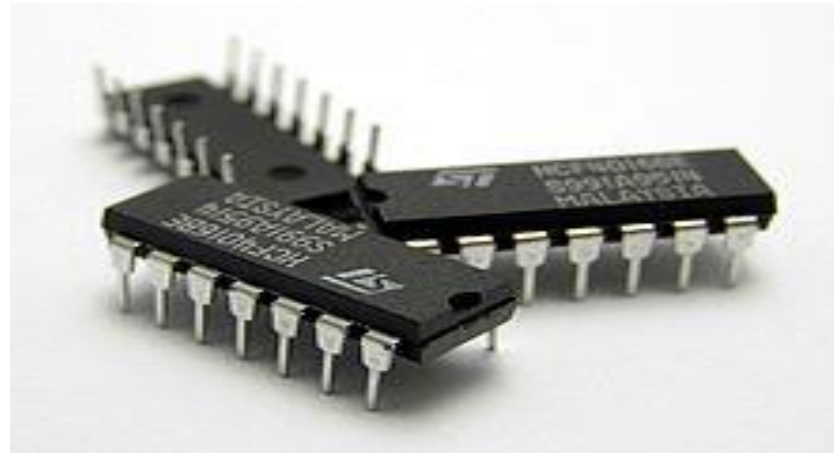




LES CIRCUITS INTEGRÉS

Pr. Ibtissam LACHKAR





I. Généralités

Exemple 1 :



Amplificateur
opérationnel LM741

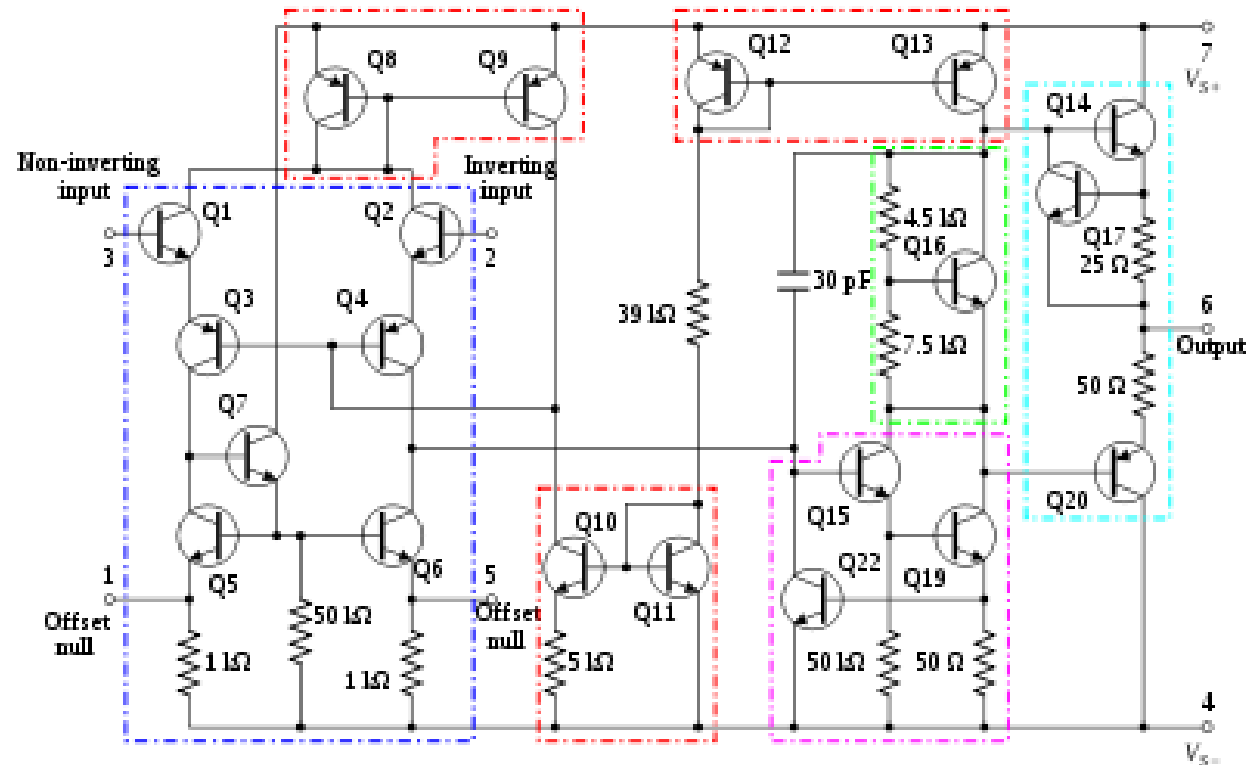


Schéma interne de l'Amplificateur opérationnel LM741

Exemple 2 :



NE 555

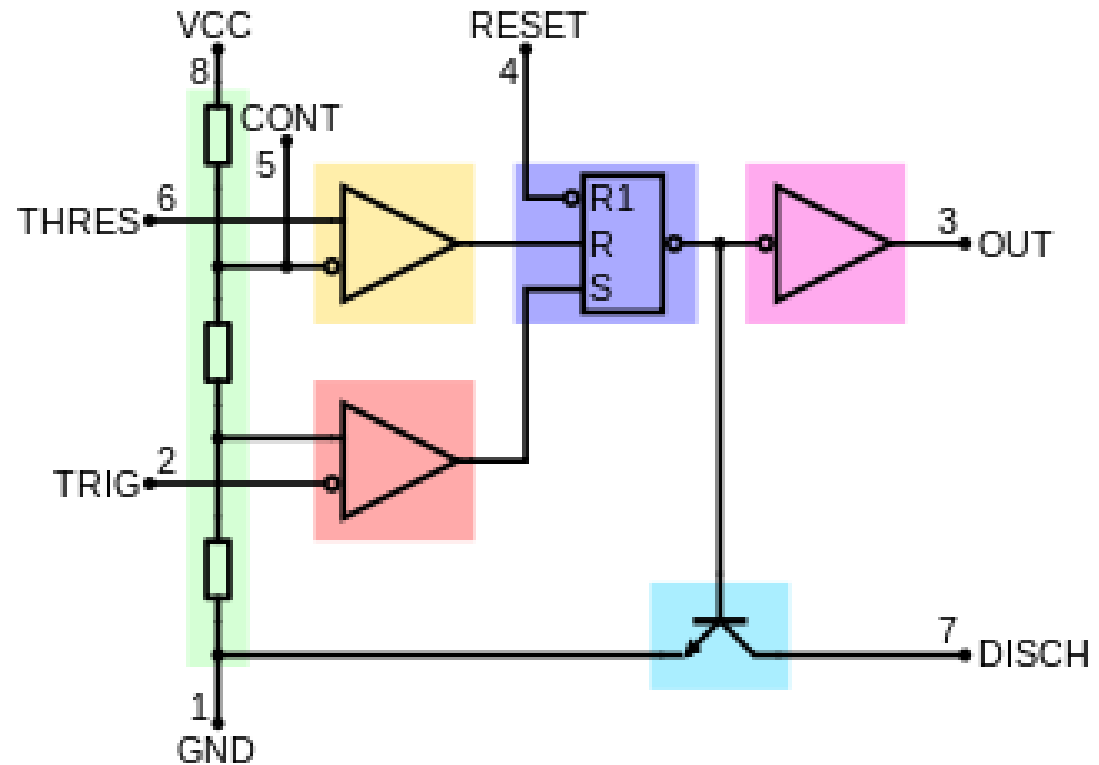


Schéma bloc simplifié du NE555



Circuit intégré

- Le **circuit intégré (CI)**, aussi appelé **puce électronique**, est un composant électronique reproduisant une, ou plusieurs, fonction(s) électronique(s) plus ou moins complexe(s), intégrant souvent plusieurs types de composants électroniques de base dans un volume réduit (sur une petite plaque), rendant le circuit facile à mettre en œuvre.
- Il existe une très grande variété de ces composants divisés en deux grandes catégories : analogique et numérique.

-



Historique

1958, l'Américain Jack Kilby invente le premier circuit intégré jetant ainsi les bases du matériel informatique moderne. Kilby a tout simplement relié entre eux différents transistors en les câblant à la main. Il ne faudra par la suite que quelques mois pour passer du stade de prototype à la production de masse de puces en silicium contenant plusieurs transistors. Ces ensembles de transistors interconnectés en circuits microscopiques dans un même bloc, permettaient la réalisation de mémoires, ainsi que d'unités arithmétiques et logiques.

Ce concept révolutionnaire concentré dans un volume incroyablement réduit, un maximum de fonctions logiques, auxquelles l'extérieur accédait à travers des connexions réparties à la périphérie du circuit. Cette découverte a valu à Kilby un prix Nobel de physique en 2000, alors que celui-ci siégeait toujours au directoire de Texas Instruments et détenait plus de 60 brevets à son nom.



Circuit intégré analogique

- Les circuits intégrés analogiques les plus simples peuvent être de simples transistors encapsulés les uns à côté des autres sans liaison entre eux, jusqu'à des assemblages complexes pouvant réunir toutes les fonctions requises pour le fonctionnement d'un appareil dont il est le seul composant.
- Les [amplificateurs opérationnels](#) sont des représentants de moyenne complexité de cette grande famille où l'on retrouve aussi des composants réservés à l'électronique haute [fréquence](#) et de [télécommunication](#).
- De nombreuses applications analogiques sont à base d'amplificateurs opérationnels.



Circuit intégré numérique

- Les circuits intégrés numériques les plus simples sont des portes logiques (*et, ou et non*), les plus complexes sont les microprocesseurs et les plus denses sont les mémoires. On trouve de nombreux circuits intégrés dédiés à des applications spécifiques (ou *ASIC* pour *Application-specific integrated circuit*), notamment pour le traitement du signal (traitement d'image, compression vidéo...) on parle alors de processeur de signal numérique (ou *DSP* pour *Digital Signal Processor*). Une famille importante de circuits intégrés est celle des composants de logique programmable (FPGA, CPLD). Ces composants sont amenés à remplacer les portes logiques simples en raison de leur grande densité d'intégration.



II. Fabrication



Le boîtier

- Les circuits intégrés se présentent généralement sous la forme de boîtiers pleins rectangulaires, noirs, équipés sur un ou plusieurs côtés voire sur une face, de « pattes » (appelées aussi broches ou pins) permettant d'établir les connexions électriques avec l'extérieur du boîtier. Ces composants sont brasés, (soudé) sur un circuit imprimé, ou enfichés, à des fins de démontage, dans des supports eux-mêmes brasés sur un circuit imprimé.
- Sur le boîtier peuvent être peints : le logo du fabricant, une référence qui permet d'identifier le composant, un code correspondant à des variantes ou révisions, la date de fabrication (4 chiffres codés AASS : année et semaine)...



Le boîtier..

- Les progrès de l'intégration sont tels que les circuits intégrés peuvent devenir très petits. Leur taille ne dépend plus guère que de la capacité du boîtier à dissiper la chaleur produite par effet Joule et, bien souvent du nombre, de la taille des broches de sortie du circuit ainsi que de leur espacement.
- Différents types de boîtiers permettent d'adapter le circuit intégré à son environnement de destination.

Le format le plus ancien a pour nom [*Dual Inline Package*](#) (DIP ou DIL) qui se traduit sommairement par « boîtier avec deux lignes ».



Un [*microcontrôleur*](#) boîtier [*DIP*](#).



Le boîtier.. fonctions

- Assurer la jonction électrique avec l'extérieur. Plusieurs solutions sont possibles :
 - Utilisation de *pins* qui vont être brasés au *circuit imprimé*, par exemple les boîtiers [DIP](#) ou [QFP](#)
 - Des plages dorées vont être brasées par apport de [pâte à braser](#) lors du processus de brasage, par exemple les boîtiers [QFN](#)
 - Utilisation de billes de brasage pour faire la jonction entre le **boîtier** et le *PCB*, ce sont les boîtiers [BGA](#)



[Zilog Z80](#) en QFP de 44 broches



Boîtier QFN à 28 broches

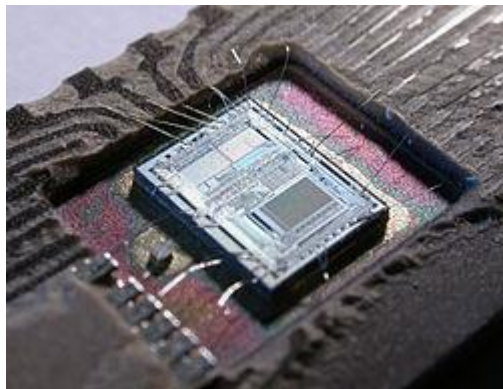


Un Cyrix MediaGX à BGA (matrice de billes)



Le boîtier.. Fonctions..

- Assurer la dissipation thermique
- Protéger la puce de l'environnement hostile (chocs, poussière, rayonnements)
- Adapter le composant aux contraintes de fabrication : on passe généralement d'un pas entre *pins* de l'ordre de la centaine de μm au mm . Les contraintes de brasage sont également optimisées notamment pour la température de brasage qui est très élevée..

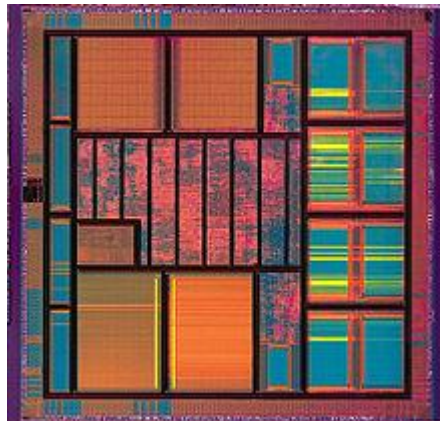


Jonction entre le composant et le boîtier par *bonding* sur un circuit intégré Intel 8742



Le Die

- Le **die** est la partie élémentaire, de forme rectangulaire, reproduite à l'identique à l'aide d'une matrice sur une [tranche de silicium](#) en cours de fabrication. Il correspond à un circuit intégré qui sera ensuite découpé et que l'on appellera une *puce* avant qu'elle ne soit encapsulée pour donner un *circuit intégré* complet, prêt à être monté sur une carte.
- Le *Die* d'un circuit intégré comprend sous des formes miniaturisées principalement des [transistors](#), des [diodes](#), des [résistances](#), des [condensateurs](#), plus rarement des [inductances](#), car elles sont plus difficilement miniaturisables.



Exemple de *die* de circuit intégré



Échelle d'intégration

Nom	Signification	Année de sortie
SSI	<i>small-scale integration</i>	1964
MSI	<i>medium-scale integration</i>	1968
LSI	<i>large-scale integration</i>	1971
VLSI	<i>very large-scale integration</i>	1980
ULSI	<i>ultra large-scale integration</i>	1984 ⁴

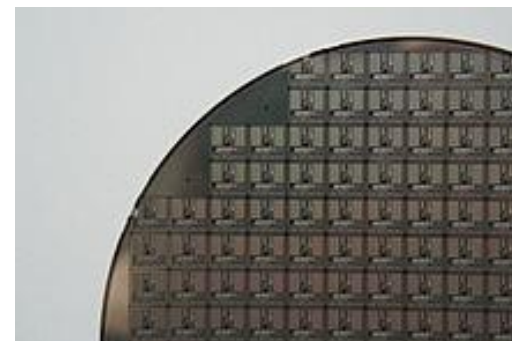
Nom	Nombre de transistors	Nombre de portes logiques par boîtier
SSI	1 à 10	1 à 12
MSI	10 à 500	13 à 99
LSI	500 à 20 000	100 à 9 999
VLSI	20 000 à 1 000 000	10 000 à 99 999
ULSI	1 000 000 et plus	100 000 et plus



Etapes de fabrication

- La fabrication des CI utilise habituellement le [silicium](#), néanmoins, d'autres matériaux sont parfois employés, comme le [germanium](#) ou l'[arséniure de gallium](#).
- Le silicium est un [semi-conducteur](#) dans sa forme mono[cristalline](#). Ce [matériau](#) doit être pur à 99,99 %.
- On fabrique d'abord un *barreau* cylindrique de silicium en le cristallisant très lentement. Ce barreau est ensuite découpé pour être utilisé sous forme de galettes de 100 à 800 μm d'épaisseur et ayant jusqu'à 300 mm de diamètre, appelé *wafer* (galette, en anglais).

Un wafer va supporter de nombreux circuits intégrés.





Etapes de fabrication..

- Le nombre d'étapes de la fabrication des circuits intégrés a crû considérablement depuis 20 ans. Il peut atteindre plusieurs dizaines pour certaines productions spécialisées. Toutefois, on retrouve à peu près toujours la même série d'étapes :
- Préparation de la couche : on expose le [wafer](#) à du [dioxygène](#) pur après chauffage pour fabriquer une couche d'oxyde (isolant) en surface, ensuite le wafer est recouvert d'un vernis *photosensible*.
- Transfert : on transfère le dessin du circuit à reproduire sur la surface photosensible à l'aide d'un masque, comme pour la peinture au pochoir, en l'exposant aux [ultraviolets](#), (ou aux [rayons X](#), pour les gravures les plus fines). Le vernis non soumis aux rayonnements est dissous grâce à un solvant spécifique.



Etapes de fabrication...

- Gravure : l'oxyde de silicium est protégé par le vernis aux endroits exposés aux ultraviolets. Un agent corrosif va creuser la couche d'oxyde aux endroits non protégés.
- Dopage : on dissout ensuite le vernis exposé avec un autre solvant, et des ions métalliques, appelés *dopants*, sont introduits dans le silicium exposé là où l'oxyde a été creusé, afin de le rendre conducteur.
- Couche suivante : l'opération est renouvelée pour créer les couches successives du circuit intégré ou du microprocesseur (jusqu'à 13).











Etapes de fabrication....

- On détermine la qualité de la gravure selon le plus petit motif qu'il est possible de graver, en l'occurrence la largeur de la grille du [transistor](#) MOS. En 2004, les gravures les plus fines en production sont de $0,13\ \mu\text{m}$ (ou [130 nm](#)) et **90 nm**.
- En 2006, les gravures les plus fines en production sont de 60 nm et **30 nm**.
- En 2015, les gravures les plus fines en production sont de [14 nm](#).
- En 2018, les gravures les plus fines en production sont de [10 nm](#).
- IBM a affirmé pouvoir graver en [5 nm](#), ce que l'on pourrait voir arriver en production en 2019/2020.



Les sept premiers fabricants

Rang 2011	Société	Nationalité/localisation	Chiffre d'affaires (Million de \$ USD)	2011/2010	Part de marché
1	Intel Corporation(1)	 États-Unis	49 685	+23,0 %	15,9 %
2	Samsung Electronics	 Corée du Sud	29 242	+3,0 %	9,3 %
3	Texas Instruments(2)	 États-Unis	14 081	+8,4 %	4,5 %
4	Toshiba Semiconductors	 Japon	13 362	+2,7 %	4,3 %
5	Renesas Technology	 Japon	11 153	-6,2 %	3,6 %
6	Qualcomm(3)	 États-Unis	10 080	+39,9 %	3,2 %
7	STMicroelectronics	 France  Italie	9 792	-5,4 %	3,1 %



III. Familles Logiques



Logique positive et négative

En électronique numérique on travaille essentiellement avec des signaux binaires qui ne peuvent avoir que les deux valeurs binaires 0 et 5. Physiquement, les signaux numériques sont des tensions dont les valeurs ne peuvent appartenir qu'à deux intervalles possibles appelés niveaux logiques. On définit les niveaux logiques comme suit :

Niveau bas = Valeurs basses de la tension

Niveau haut = Valeurs élevées de la tension

Le niveau bas est représenté par L (Low). Le niveau haut est représenté par H (High).

Signal numérique

Niveau haut H

Niveau bas L





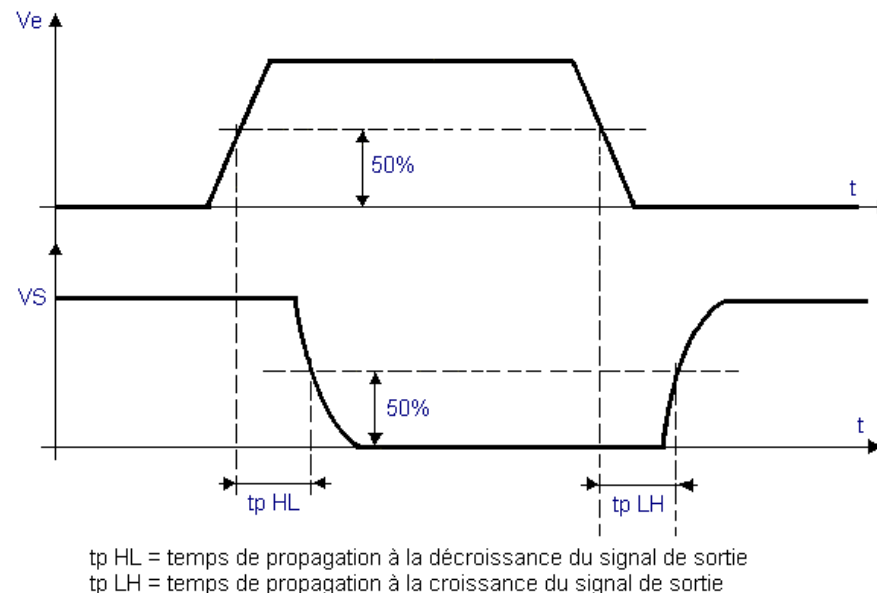
Logique positive et négative ..

- Il y a deux façons pour associer les valeurs binaires 0 et 1 (valeurs mathématiques) aux niveaux logiques L et H (valeurs physiques).
- Logique positive:
Etat haut = 1 ; Etat bas = 0
- Logique négative:
Etat bas = 1 ; Etat haut = 0
- On utilisera surtout la logique positive.



Temps de propagation

- C'est le temps que met un signal pour passer d'une entrée à la sortie d'une porte.
- On distingue:
 1. t_{PLH} : Temps de propagation, lorsque la sortie passe de L à H.
 2. t_{PHL} : Temps de propagation, lorsque la sortie passe de H à L.





Consommation

Les C.I. sont alimentés par une tension constante appelée VCC (ou VDD).

Le courant absorbé par le C.I. est variable suivant l'état des sorties, on définit alors les courants suivants :

- I_{CCH} : le courant qui est absorbé lorsque toutes les sorties sont au niveau haut
- I_{CCL} : le courant qui est absorbé lorsque toutes les sorties sont au niveau bas.

La consommation moyenne est donnée par :

$$P_{Dmoy} = I_{CC(moy)} \cdot V_{CC}$$

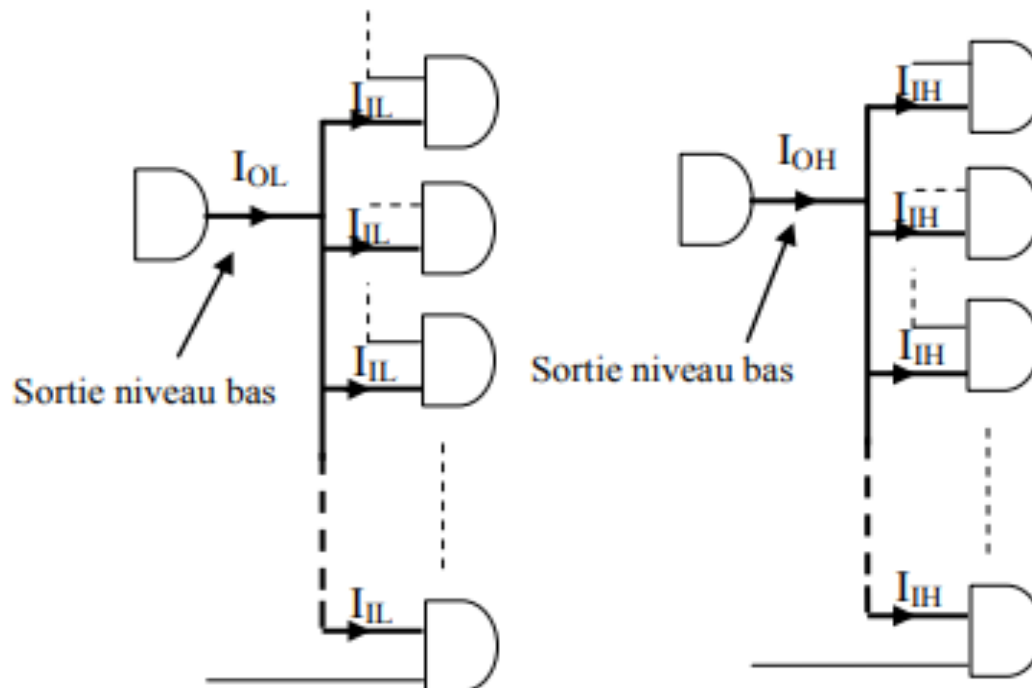
Avec :

$$I_{CC(moy)} = (I_{CCH} + I_{CCL}) / 2$$



Sortance

- La sortance est définie comme étant le nombre maximal de portes du même type qu'on peut brancher à une même sortie. Généralement elle faut la calculée à partir des paramètres courants.





Sortance..

- On calcul le nombre de porte qu'on peut brancher à l'état bas et à l'état haut :

$N_1 = \frac{I_{OL}(\text{max})}{I_{IL}(\text{max})}$ est le nombre maximal de portes qu'on peut brancher sur la sortie au niveau bas

$N_2 = \frac{I_{OH}(\text{max})}{I_{IH}(\text{max})}$ est le nombre maximal de portes qu'on peut brancher sur la sortie au niveau haut

La sortance est égale au minimum des deux nombres N_1 et N_2 .

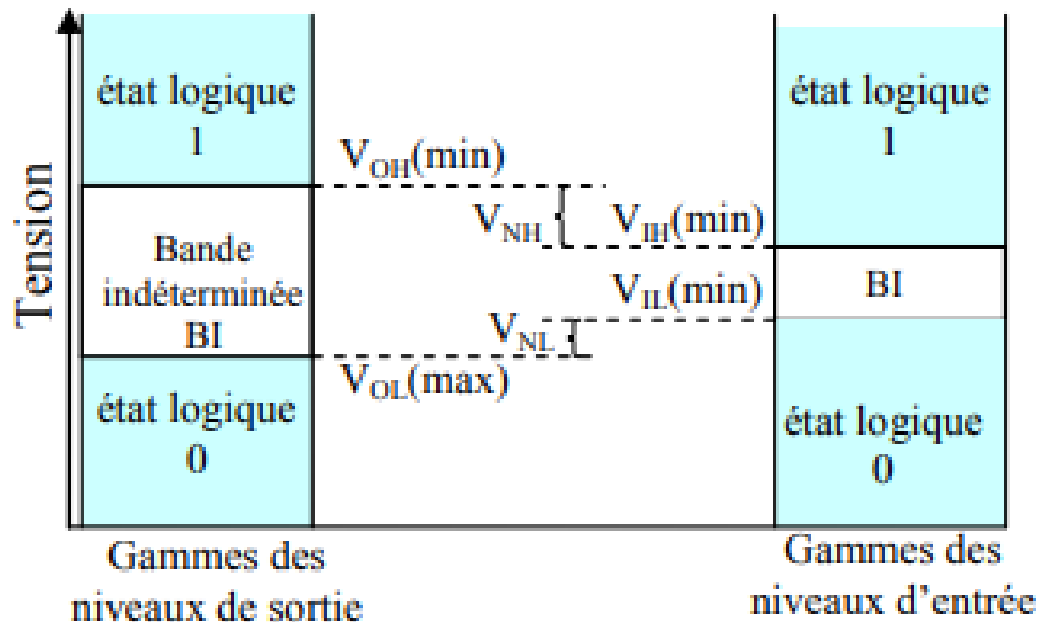


Marge de sensibilité aux bruits

- Les états des niveaux logiques pour une sortie et pour une entrée sont schématisés sur la figure ci contre. Les marges de sensibilité sont définis par :

$V_{NH} = V_{OH(min)} - V_{IH(min)}$: marge de sensibilité à l'état haut

$V_{NL} = V_{IL(min)} - V_{OL(max)}$: marge de sensibilité à l'état bas





Marge de sensibilité aux bruits..

- Quand une sortie logique à l'état haut attaque l'entrée d'un circuit logique, et si un champ électromagnétique extérieur provoque une pointe de tension négative supérieur à V_{NH} qui va parasité la ligne du signal (de la sortie à l'entrée). Cette pointe de tension provoquera un abaissement de la tension à l'entrée du circuit et qui va se retrouver dans la bande indéterminée et le fonctionnement du circuit devient imprévisible. De même pour une sortie à l'état bas avec une pointe positive supérieure à V_{NL} on aura le même problème. Les circuits qui possèdent une marge de sensibilité plus grande sont conçus pour fonctionner dans un environnement très parasité.



Famille TTL

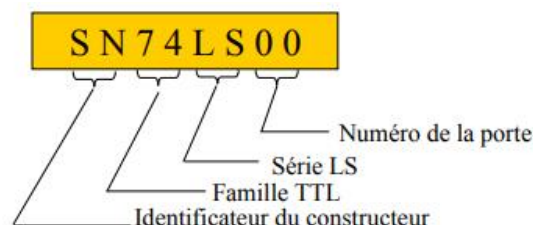
- Les C.I. de cette famille ont comme numéro d'identification 74 ou 54. La série 54 se distingue par une plage plus large pour la tension d'alimentation et pour la température de fonctionnement (-55 à 125°C) elle est coûteuse, donc réservée aux utilisations dans des conditions ambiantes extrêmes : militaire, engins spatiaux, ... Pour distinguer entre différents fabricants des C.I. un préfixe est réservé sur le face du C.I. : SN7402, DM7402, S7402,
- SN : Texas instruments
- DM : National semi conducteur
- S : Signetics



Les principales séries TTL

Les différents critères entre les séries TTL sont :

- La consommation
- La vitesse



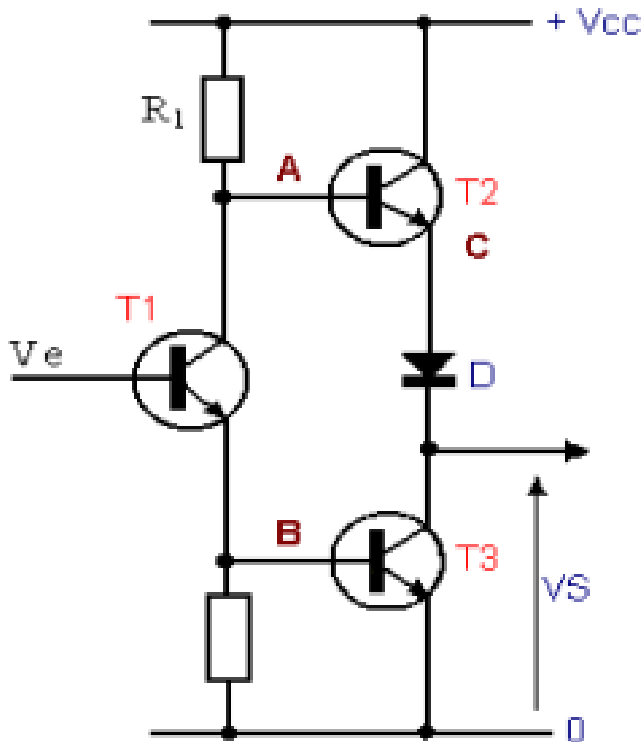
Le tableau suivant regroupe les principales caractéristiques des différentes séries TTL.

Série	Caractéristiques
74	c'est la série standard elle offre un bon compromis entre vitesse et consommation
74L	possède une consommation réduite mais un temps de propagation plus élevé
74H	possède une vitesse de commutation plus rapide et consommation grande
74S	elle est deux fois plus rapide que 74H pour la même consommation
74LS	faible consommation et moins rapide que 74S
74AS	fonctionne plus rapide et consomme moins elle meilleure que 74S
74ALS	meilleure version que 74LS



Sorties des C.I. de la famille TTL

Sortie TOTEM



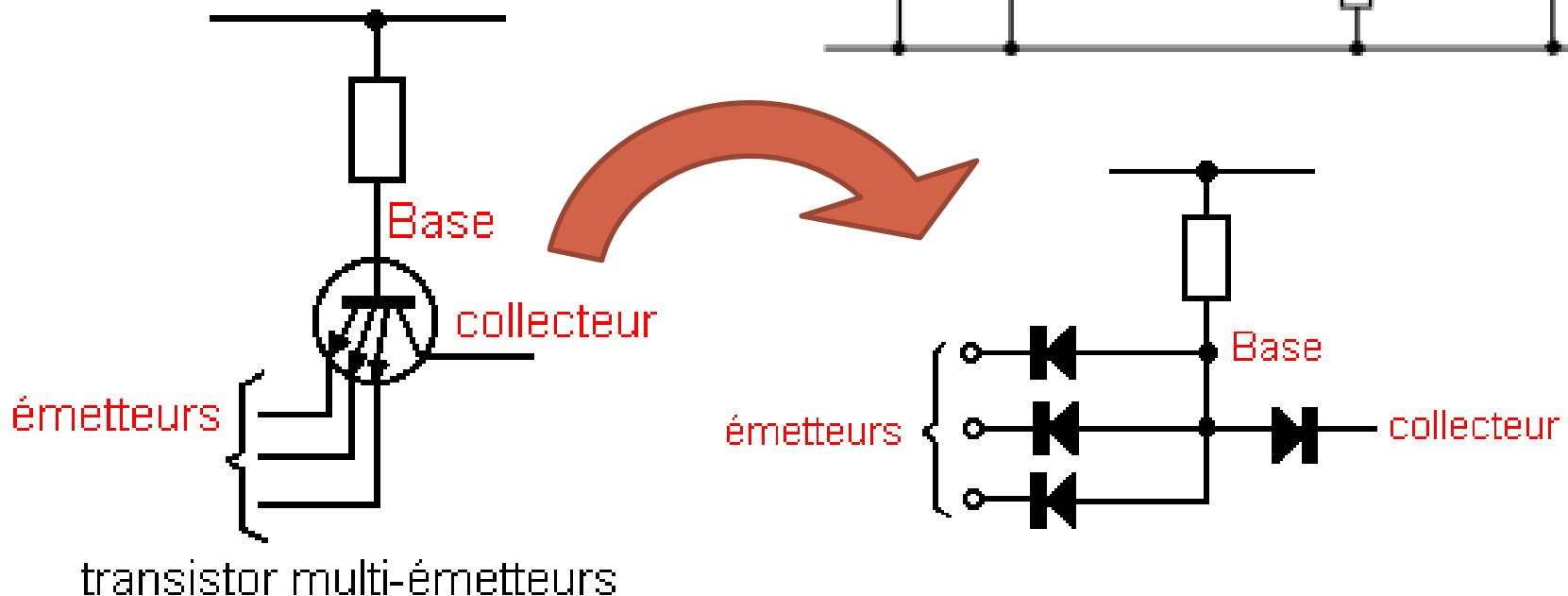
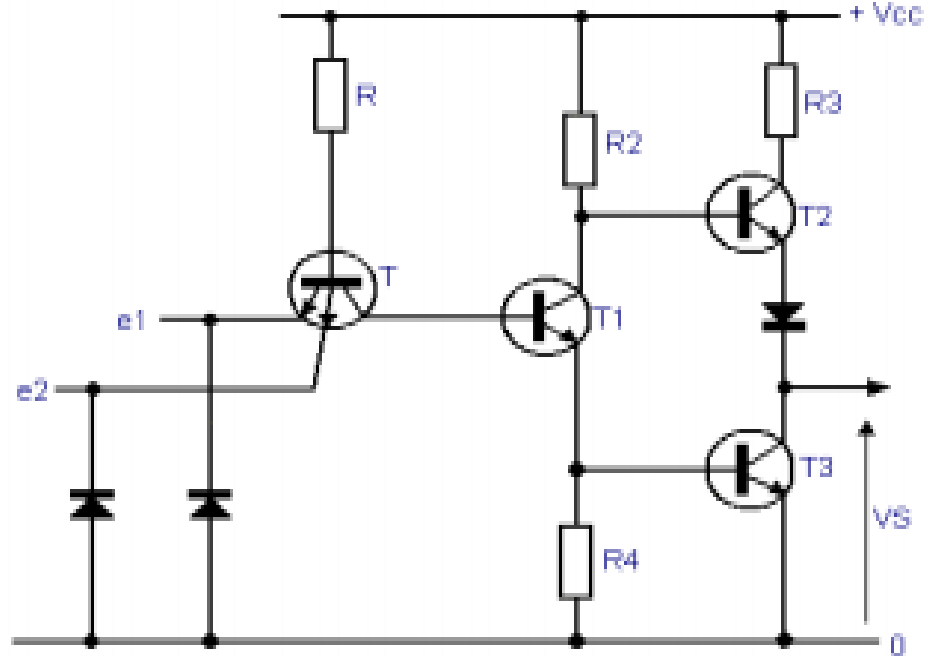
Lorsque $V_e = '0'$, T1 est bloqué donc T3 est bloqué. La base de T2 est alimentée par VCC à travers R1, donc T2 est saturé, et le courant de l'émetteur est fourni à la sortie à travers la diode D. La sortie est donc au niveau '1'.

Lorsque $V_e = '1'$, T1 est saturé, son courant émetteur va permettre la saturation de T3, ce qui va amener la tension du point B $\approx 0.6V$ et la tension au point A $\approx 0.6V$ puisque T1 est saturé. Le transistor T2 est donc bloqué à cause de la présence de la diode D qui nécessite $0.6V$ pour conduire (pour que T2 conduise il faut une tension de base de $1.2V$). La sortie est donc au niveau '0'. Ce circuit représente donc un inverseur.



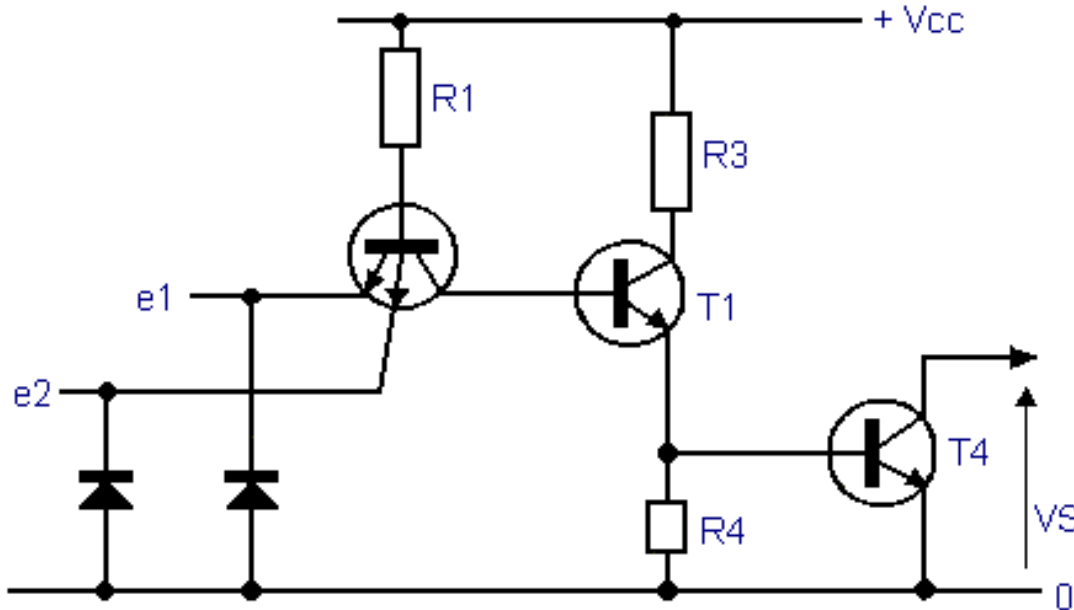
Sortie TOTEM..

En réalité, le circuit de sortie est un peu modifié dans les C.I. pour régler les problèmes de fuite, de sécurités des transistors. Le schéma d'un NAND par exemple est celui-ci-contre :





Sortie COLLECTEUR OUVERT (drain ouvert pour CMOS):

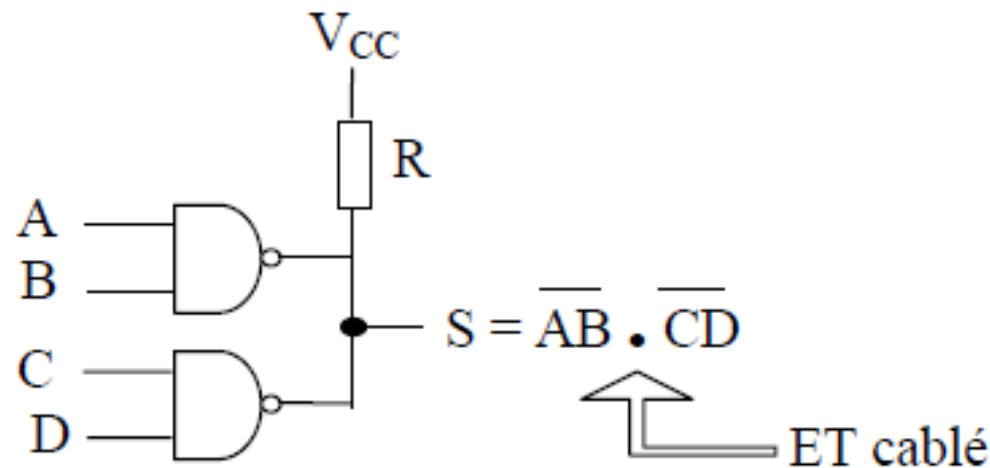


- Le montage pour une sortie à collecteur ouvert est donné sur le schéma ci contre. La sortie est prise à partir du collecteur du transistor T3 qu'est non connecté (d'où le nom collecteur ouvert).

- Pour que ce montage fonctionne il faut ajouté une résistance externe pour relier le collecteur à VCC. Cette résistance est calculée à partir des courants d'entrée du circuit attaqué et des courants de sorties du circuit.

Sortie COLLECTEUR OUVERT..

- Ce type de sortie est utilisé principalement pour réaliser un « ET CABLE » : Contrairement à une sortie standard totem pole, il est possible de relier plusieurs sorties sans risque de conflit. Le fait de raccorder les sorties est équivalent à un ET.



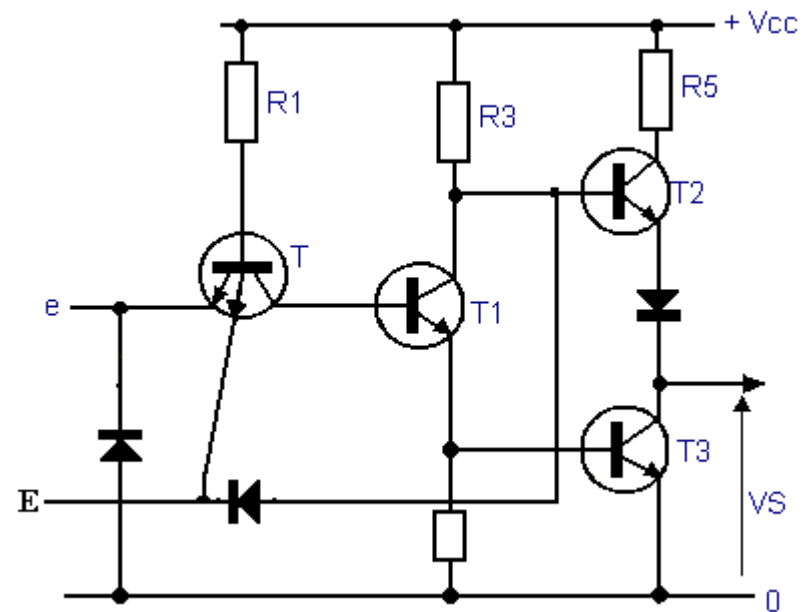
- Cette sortie permet de piloter une charge avec une tension supérieure à la tension d'alimentation du circuit.

Sortie TROIS ETAT

- C'est un troisième type de circuits de sortie pour TTL (existe aussi en CMOS). Il possède trois états de sortie possibles : haut, bas et haute impédance (tristate). L'état haute impédance se réalise lorsque les deux transistors en totem sont bloqués tous les deux, la sortie présente donc un état de haute impédance par rapport à la masse.

Exemple : inverseur à trois états.

- Lorsque l'entrée de validation $E = '1'$ le circuit est un inverseur normale.
- Lorsque $E = '0'$ les deux transistors sont bloqués, et la sortie présente un état haute impédance. Ce type de circuit est utilisé pour connecter simultanément plusieurs circuits sur un même bus, un seul des circuits est connecté à un instant, les autres sont en haute impédance pour éviter les conflits. C'est le cas dans les microsystemes avec le bus de données sur lequel sont raccordés de nombreux circuits (RAM...)



Caractéristiques des différentes séries TTL

<i>Description</i>	<i>Symbol</i>	<i>74S</i>	<i>74LS</i>	<i>74AS</i>	<i>74ALS</i>	<i>74F</i>
Maximum propagation delay (ns)		3	9	1.7	4	3
Power consumption per gate (mW)		19	2	8	1.2	4
Speed-power product (pJ)		57	18	13.6	4.8	12
LOW-level input voltage (V)	V_{ILmax}	0.8	0.8	0.8	0.8	0.8
LOW-level output voltage (V)	V_{OLmax}	0.5	0.5	0.5	0.5	0.5
HIGH-level input voltage (V)	V_{IHmin}	2.0	2.0	2.0	2.0	2.0
HIGH-level output voltage (V)	V_{OHmin}	2.7	2.7	2.7	2.7	2.7
LOW-level input current (mA)	I_{ILmax}	-2.0	-0.4	-0.5	-0.2	-0.6
LOW-level output current (mA)	I_{OLmax}	20	8	20	8	20
HIGH-level input current (μA)	I_{IHmax}	50	20	20	20	20
HIGH-level output current (μA)	I_{OHmax}	-1000	-400	-2000	-400	-1000

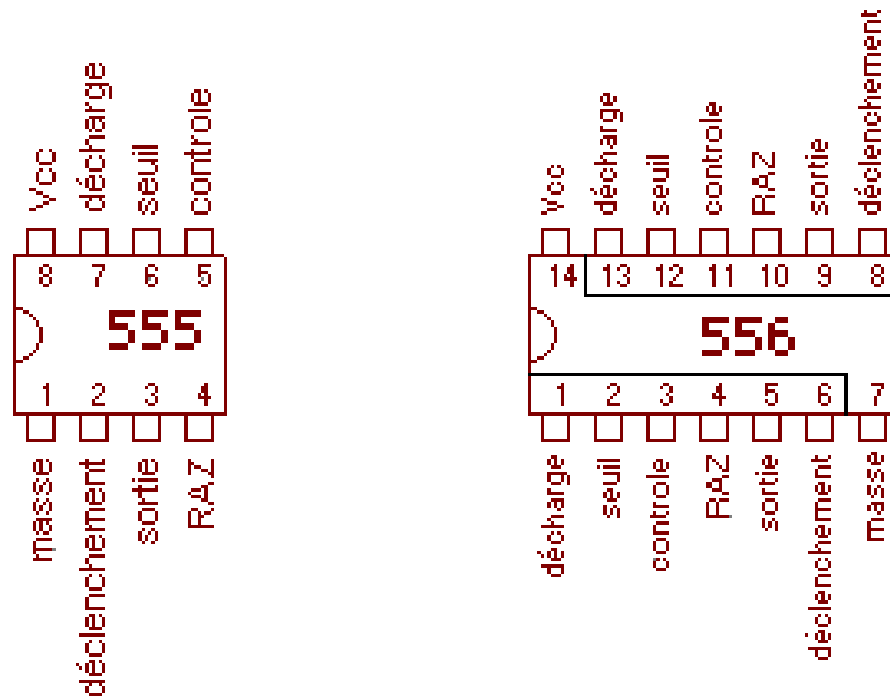
Le produit du retard de propagation et de la puissance de consommation est un indice de performance du circuit.

TD : Circuits numériques courants

NE 555 ou 556 technologie TTL

Le 555 est un circuit monostable. Le 556 est constitué de deux 555.

Brochage du 555 et du 556

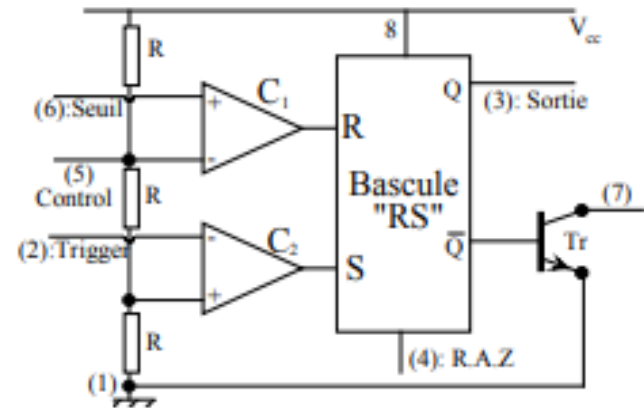
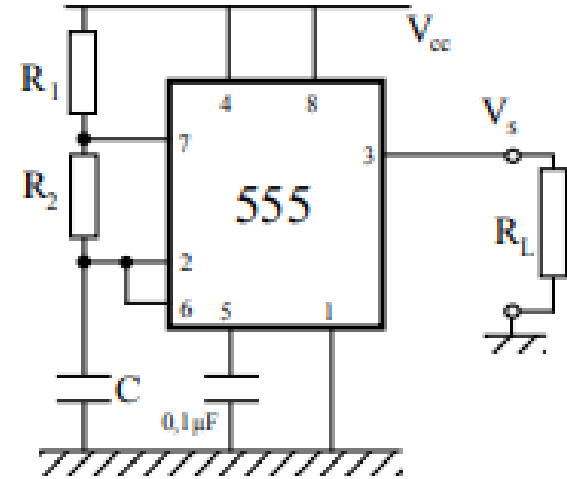


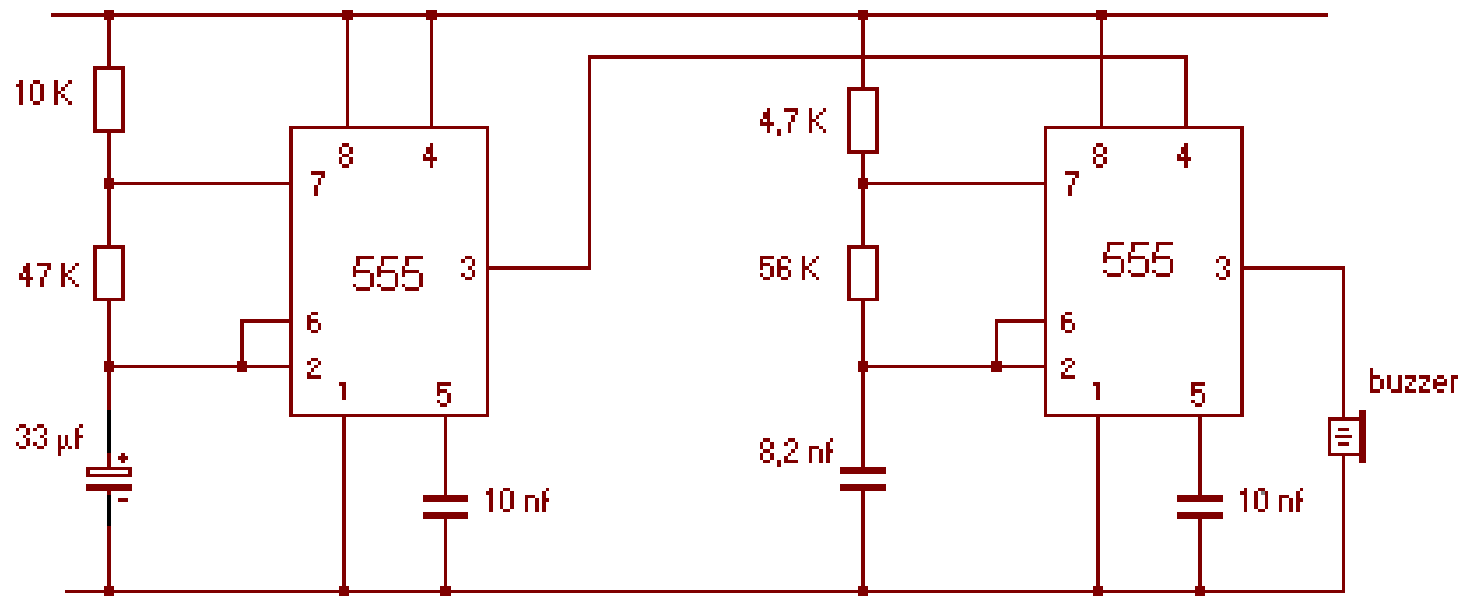
Caractéristiques

1. Tension d'alimentation mini 4,5 v , tension d'alimentation maxi 15 v
2. Fréquence maxi : 500KHz
3. La tension de sortie à l'état haut varie de $V_{cc} - 1,7$ v à $V_{cc} - 2,5$ v suivant la tension d'alimentation et la charge.
4. La tension de sortie à l'état bas varie de 0,2v à 2 v suivant la tension d'alimentation et la charge.
5. La sortie peut fournir ou absorber 200 mA
6. Le courant absorbé par la sortie décharge est limité intérieurement à 35 mA

Exercice 1

- On considère le circuit ci-contre.
- Reprendre le schéma de la figure et indiquer les chemins de charge et de décharge du condensateur C.
 - Expliquer brièvement le fonctionnement du montage, en se basant sur la structure interne du NE555 et indiquer la fonction exacte de ce circuit et représenter les évolutions des signaux aux points 3, 7 et 2.
 - Calculer la fréquence de sortie et le rapport cyclique avec $R_1 = 10\text{k}\Omega$, $R_2 = 2\text{k}\Omega$ et $C = 4.7\text{nF}$
 - Ce montage accompli bien sa fonction, mais il présente un défaut, lequel? Proposer une solution pour y remédier.





- 5°) analyser le fonctionnement du montage suivant
 6°) calculer les fréquences des sorties des deux CI.

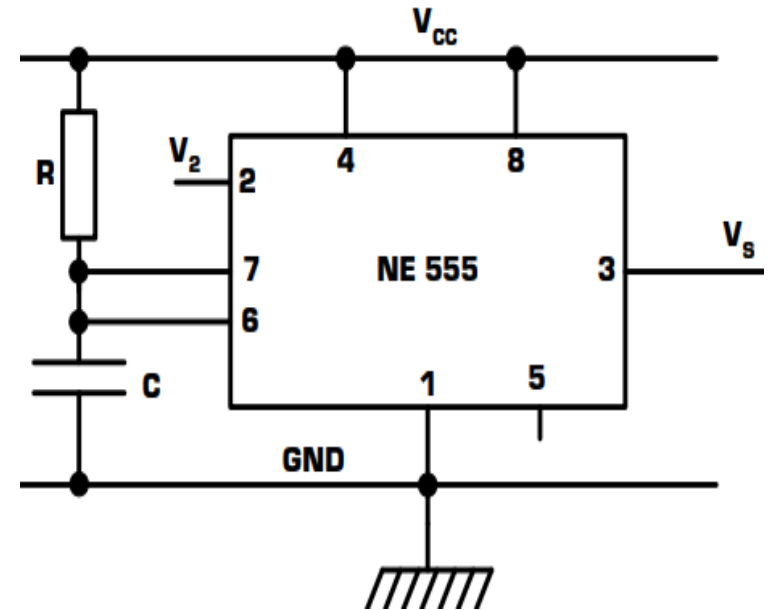
Exercice 2

- On réalise maintenant le montage ci-contre. Dans ce montage :

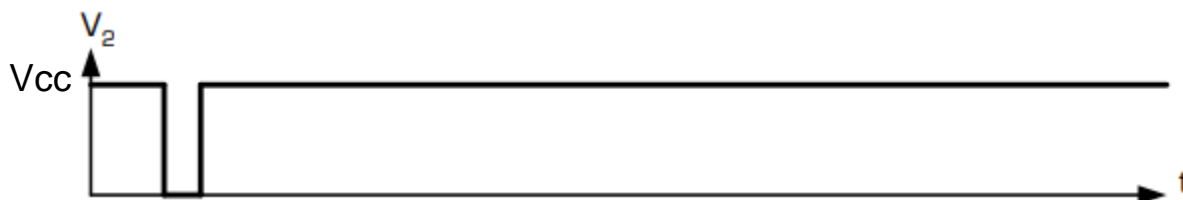
$R = 470 \text{ k}\Omega$; $C = 220 \text{ }\mu\text{F}$; $V_{CC} = 9 \text{ V}$

L'entrée 4 (RAZ) est reliée à V_{CC}

Les bornes 6 et 7 du NE 555 sont reliées ensemble



- Sachant que le condensateur est initialement déchargé, tracez l'évolution des signaux V_6 et V_s en fonction de l'état du signal V_2 en justifiant. Le signal V_2 est donnée par

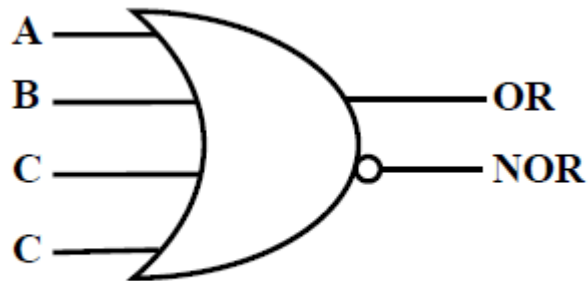


2. Calculer la durée de la temporisation produite par l'impulsion sur V_2 .
3. Ce monostable est-il déclenché sur front montant ou sur front descendant ?
4. La temporisation réalisée par le montage est-elle modifiée si la tension d'alimentation passe de 9 V à 12 V ? Si oui, quelle est la nouvelle valeur de la temporisation ?
5. Proposez un montage réalisant une temporisation de 30 secondes, en utilisant un circuit NE 555 alimenté sous 8V.

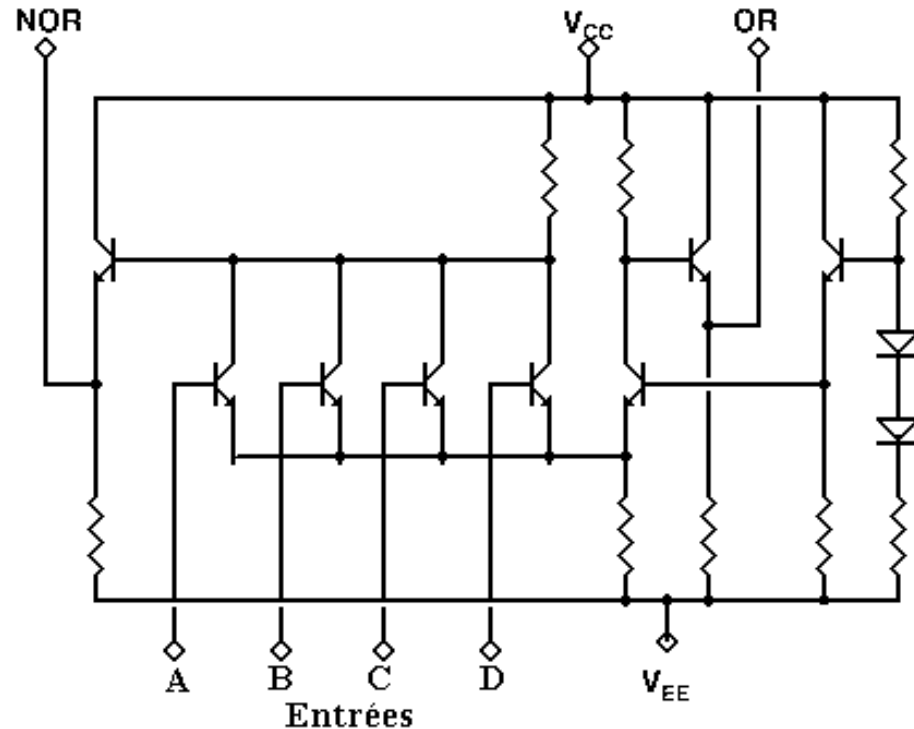
Famille ECL (Emitter Coupled Logic)

- C'est la famille la plus rapide sur le marché, sa rapidité résulte de l'utilisation de la paire différentielle à couplage par les émetteurs.

Exemple : Porte OR/NOR.



MC 10105



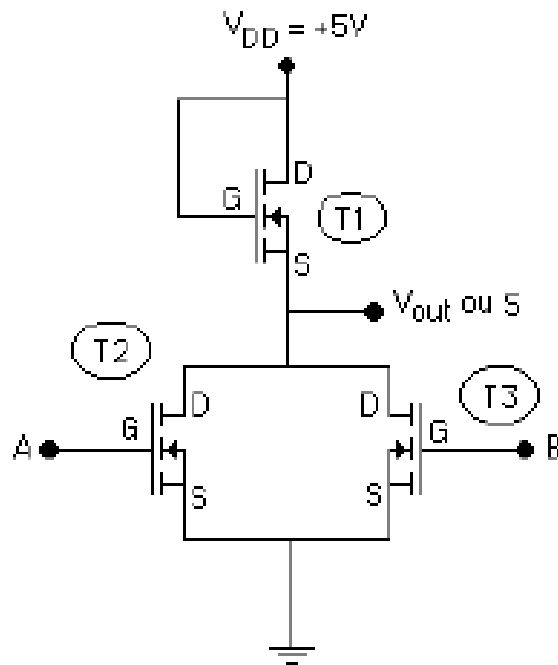
Famille ECL (Emitter Coupled Logic)...

La famille ECL la plus répandue est la série 10000 (ou 10k) qui possède un temps de propagation de l'ordre de 2ns. Les séries les plus récentes 10kH et 100k possèdent un temps de propagation inférieure à 1 ns, cependant elles possèdent une consommation élevée.

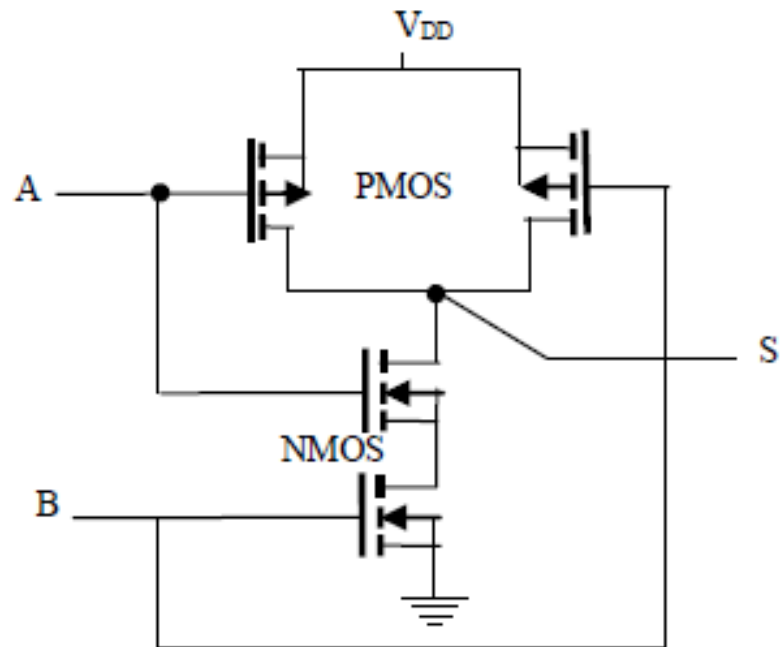
Elle repose sur une technologie chère donc réservée aux applications où un gain en vitesse réduit le coût du système. Elle trouve son application aux hautes fréquences telles que les télécommunications, le traitement des signaux ...

Famille MOS et CMOS

- La famille MOS regroupe les PMOS (que des transistors de type P) et les NMOS (que des transistors de type N), la famille CMOS utilise les deux types de transistors. Ci-dessous un exemple de porte conçu à partir de la famille NMOS et CMOS.



NAND NMOS



NAND CMOS

Famille MOS et CMOS..


- Les principales caractéristiques de cette famille :
 - Plus lente
 - Faible consommation, donc réservée aux applications à pile
 - Sortance plus élevée
 - Densité d'intégration supérieure (car on utilise que des transistors)
 - Sensibilité à l'électricité statique (il ne faut jamais laisser une entrée en l'air).
-
- Cette famille trouve son application dans les dispositifs LSI et VLSI (mémoire, microcontrôleur, microprocesseur ...)
 - La CMOS comporte plusieurs séries. Les anciennes séries 4000 et 14000 non compatible avec la TTL, et les nouvelles séries 74C, 74HC, 74HCT ... qui ont le même brochage que la TTL.

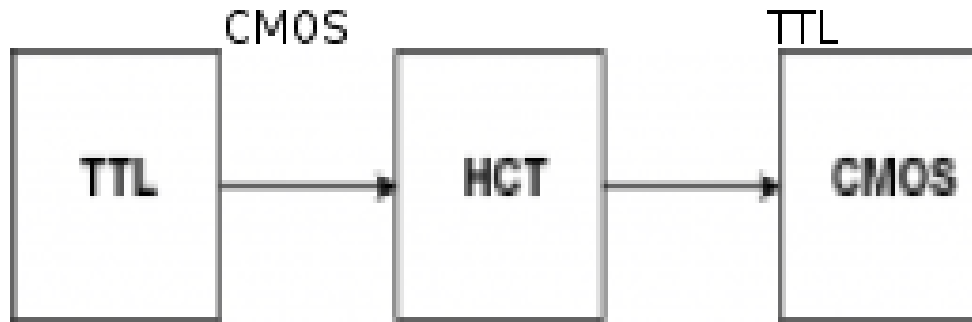
Comparaison des différentes familles

Technologie	Vitesse	Consommation	Densité
TTL	Grande	Grande	Petite
ECL	Très grande	Très grande	Petite
NMOS	Moyenne	Grande	Très grande
PMOS	Petite	Grande	Grande
CMOS	Très petite	Très petite	Grande

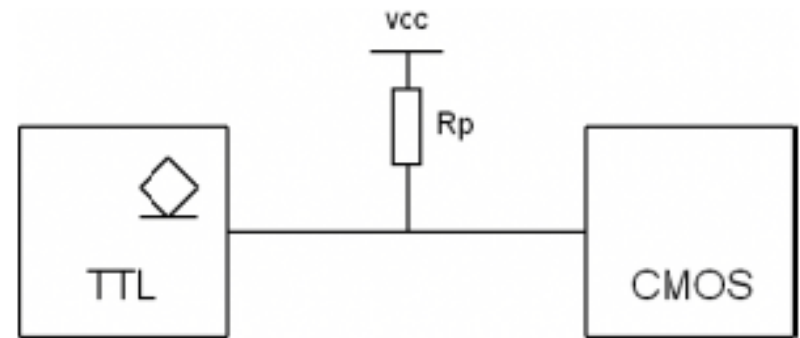
Association des familles

Dans une application donnée on peut avoir recours à différentes familles afin de profiter des avantages qu'elles offrent. Toutefois, il faut faire attention lors du raccordement des différentes familles car les niveaux de tensions et de courants ne sont pas les mêmes (non compatibilités). Il est capital de consulter les fiches techniques des composants pour connaître les paramètres de tensions et de courants des sorties et des entrées, pour pouvoir concevoir un circuit d'interface pour satisfaire les besoins en courant et en tension des circuits pilotés.

- Et généralement la famille TTL peut être piloté par les nouvelles séries CMOS ($V_{DD}=V_{CC}=5V$). Et pour que la TTL pilote un CMOS ($V_{DD}=V_{CC}=5V$) soit :
- On intercale simplement une porte de la famille HCT
- On utilisé une sortie à collecteur ouvert (représentée par le symbole : ). La sortie TTL délivre une tension V_{OH} très proche de $V_{IH}(\min)$ de l'entrée CMOS. Il est donc préférable de relever le potentiel de la sortie TTL. La solution la plus simple consiste à utiliser une résistance de rappel à la source R_p .



Une valeur trop grande de R_p diminuera la fréquence maximale d'utilisation et une valeur trop petite augmentera la puissance dissipée.

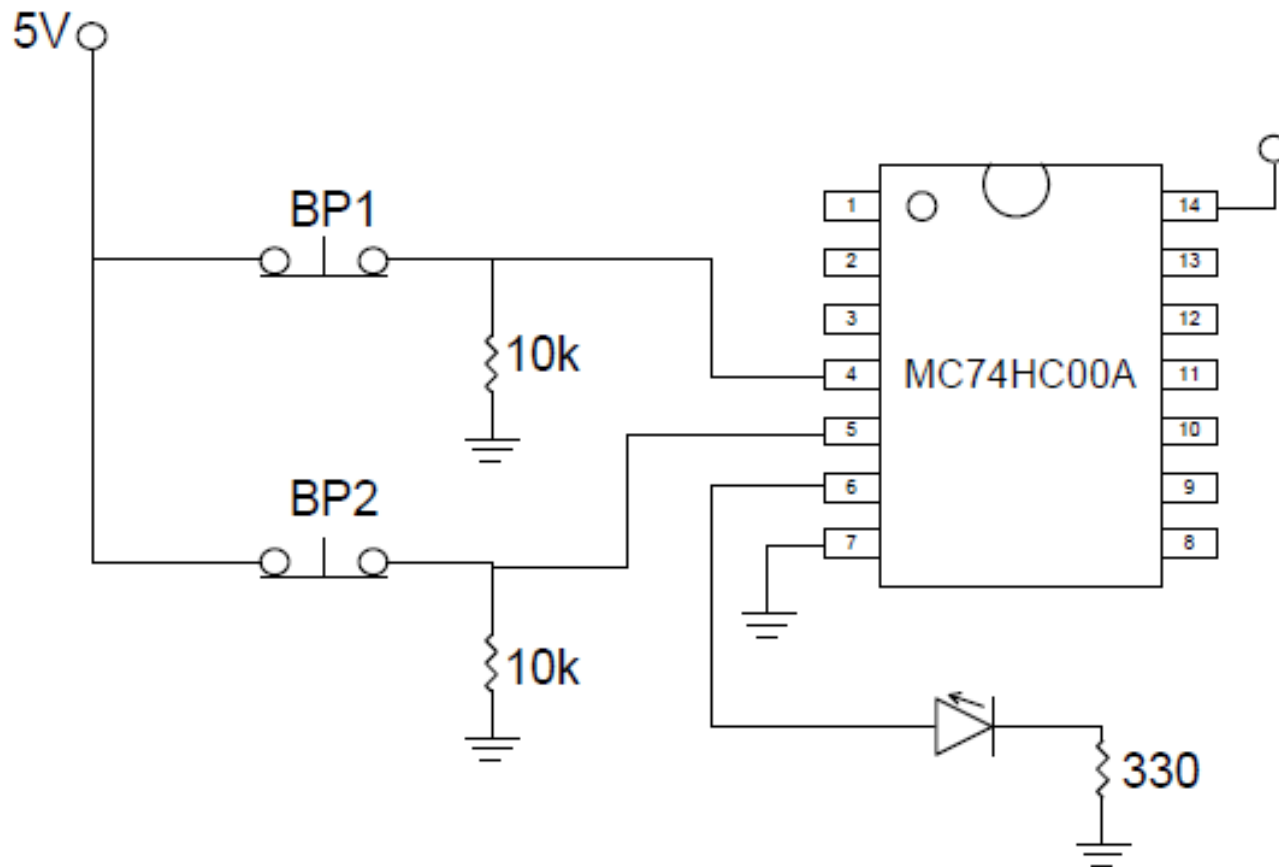


$$\frac{V_{CC}(\max) - V_{OL}}{I_{OL} - I_{IL}} < R_P < \frac{V_{CC}(\min) - V_{OH}}{I_{OH} - I_{IH}}$$

TD : circuits numériques courants

Exercice 3

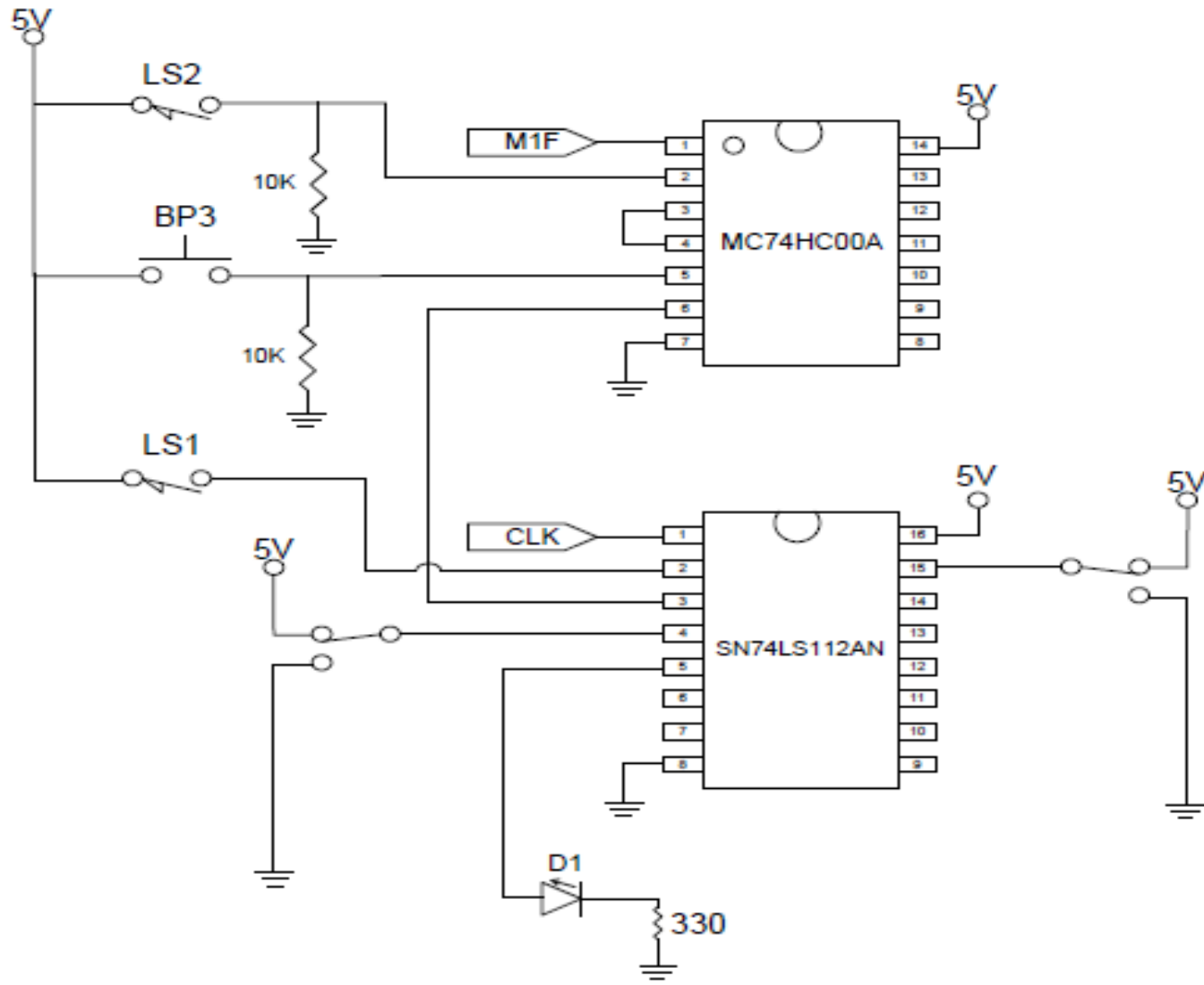
Soit le circuit suivant :



1. Dessinez l'équivalence du circuit avec des portes logiques seulement.
2. Indiquez la table de vérité de la broche 6.
3. Quels changements doit-on apporter afin d'utiliser une technologie TTL? (autre que la puce)
4. Indiquez l'état de la LED selon la sortie de la broche 6.

Exercice 5

Considérant le schéma suivant :



1. Dessinez l'équivalent avec les symboles des portes logiques et des bascules.
2. Donnez l'équation algébrique de sortie.
3. Remplissez la table de vérité pour la sortie Q (pour les états dépendant de Q_{ini} , indiquez si la sortie reste la même Q ou s'inverse Q)
4. Indiquez l'état de la LED selon la sortie Q.

CLR	PRE	LS1	LS2	BP3	M1F	J	K	Q
0	1	X	X	X	X			
1	0	X	X	X	X			
1	1	0	0	0	0			
1	1	0	0	0	1			
1	1	0	0	1	0			
1	1	0	0	1	1			
1	1	0	1	0	0			
1	1	0	1	0	1			
1	1	0	1	1	0			
1	1	0	1	1	1			
1	1	1	0	0	0			
1	1	1	0	0	1			
1	1	1	0	1	0			
1	1	1	0	1	1			
1	1	1	1	0	0			
1	1	1	1	0	1			
1	1	1	1	1	0			
1	1	1	1	1	1			

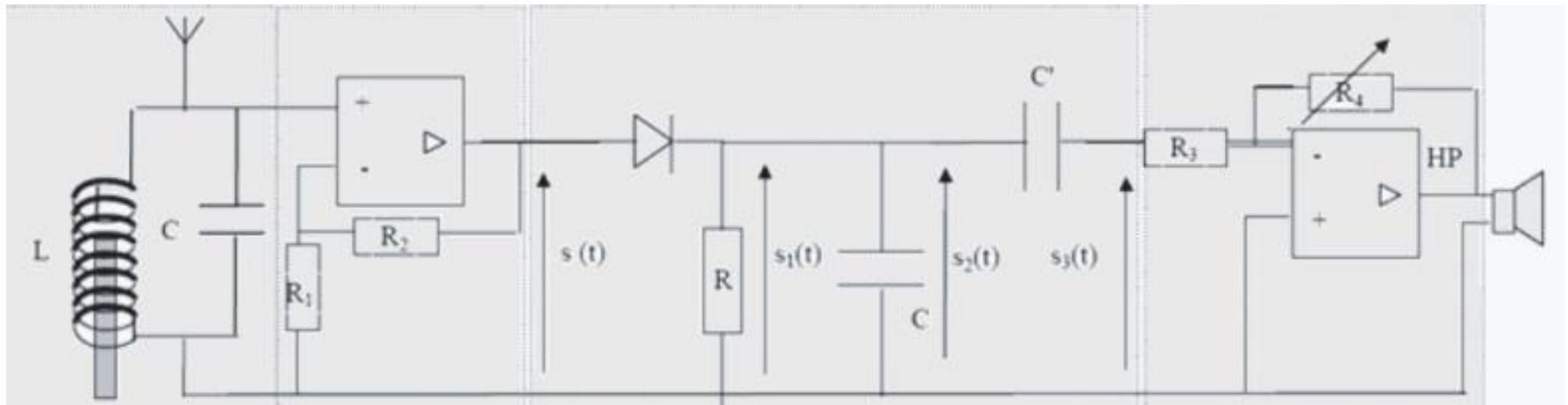
Exercice 6

Dans une fabrique de balles de baseball, les balles se déplacent sur un tapis roulant vers une chute et tombent l'une après l'autre dans des boîtes qui sont ensuite expédiées. Chaque balle tombant dans la chute actionne un circuit d'interrupteur qui produit une impulsion électrique. Chaque boîte contient 32 balles.

1. Créez un circuit logique pour détecter à quel moment une boîte est pleine afin de déplacer le tapis roulant et positionner une nouvelle boîte vide sous la chute.
2. Donner un schéma de principe à base du circuit SN74LS112.

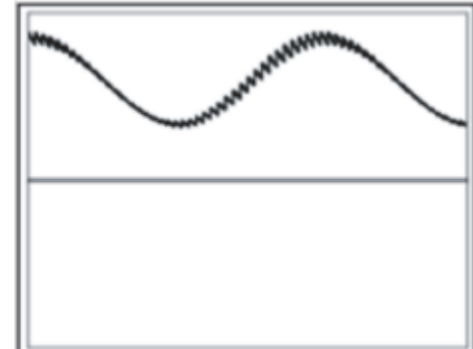
Exercice 7:

Le schéma suivant est le montage expérimental d'un récepteur radio :



1. Découper le montage en blocs fonctionnels puis analyser son fonctionnement
2. Donner l'allure des signaux suivants : s_3 , s_2 , s_1 et s en expliquant.

Réception et filtration	$C=1\text{nF}, L=0,1\text{mH à }0,3\text{ mH}$
Amplificateur 1	$R_1 = 1\text{k}\Omega \quad R_2 = 10\text{k}\Omega$
Démodulation	diode de Ge , $R=10\text{k}$, $C=10\text{nF}$, $C'=100\text{nF}$
Amplificateur 2	$R_3 = 4,7\text{k}\Omega$, $R_4 = \text{potentiometre de } 470\text{k}\Omega$

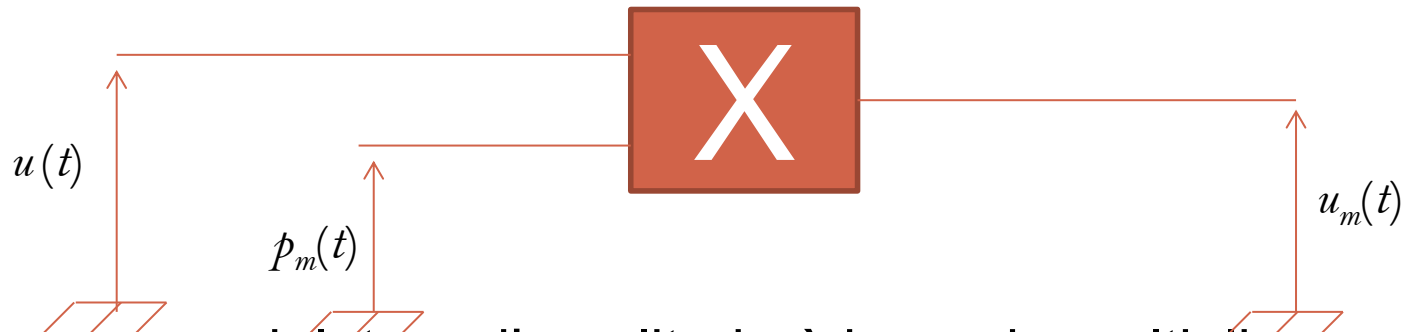


3. Le dipôle LC parallèle est appelé "circuit d'accord" .
Quelle est l'expression de sa fréquence propre ?
4. Quelle plage de fréquences peut être sélectionnée?
5. Calculer la constante de temps τ du circuit RC et la comparer avec la période du porteuse $T_p = 4,7\mu\text{s}$ et la période du signal modulant $T_s = 1\text{ms}$.
6. Pourquoi utilise-t-on une amplification après la réception du signal modulé?

Exercice 8

- Pour moduler une tension $u(t) = U_m(t)\cos(2\pi f_s t)$ en amplitude, il faut la multiplier avec une porteuse HF de la forme : $p(t) = P_m \cdot \cos(2\pi F_p t)$
- Le signal modulé obtenu a pour expression :

$$u_m(t) = u(t)p(t) = P_m U_m \cos(2\pi f_s t) \cdot \cos(2\pi F_p t)$$

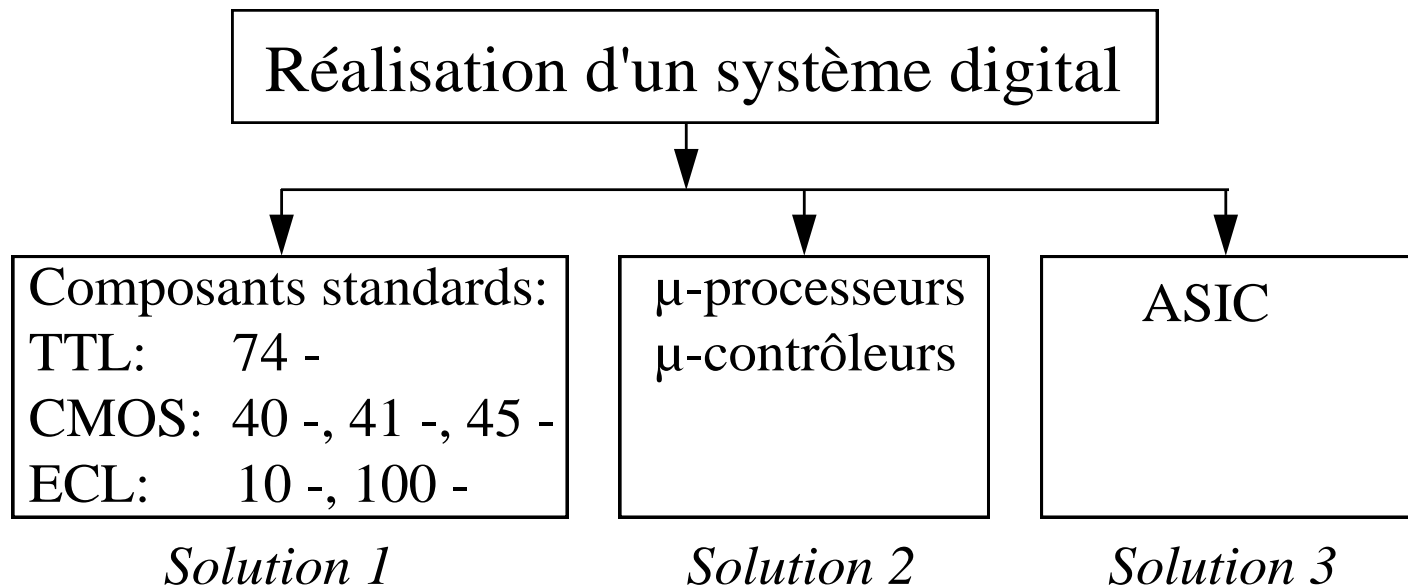


- Réaliser un modulateur d'amplitude à base de multiplieur en utilisant le circuit AD 633
- Proposer une méthode de démodulation adéquate.

Circuits logiques programmables

Lorsqu'on développe un système électronique numérique (digital), on passe par deux étapes principales:

- Conception : transformer la fonction du système à réaliser en un circuit "sur papier" .
- Réalisation : réaliser physiquement le système



Solution 1:

- *Avantages:* Elle est très rapide.
- *Inconvénients:* Elle donne des circuits encombrants. Elle n'est pas souple ; si on veut changer la fonction, il faut changer tout le circuit.

Solution 2:

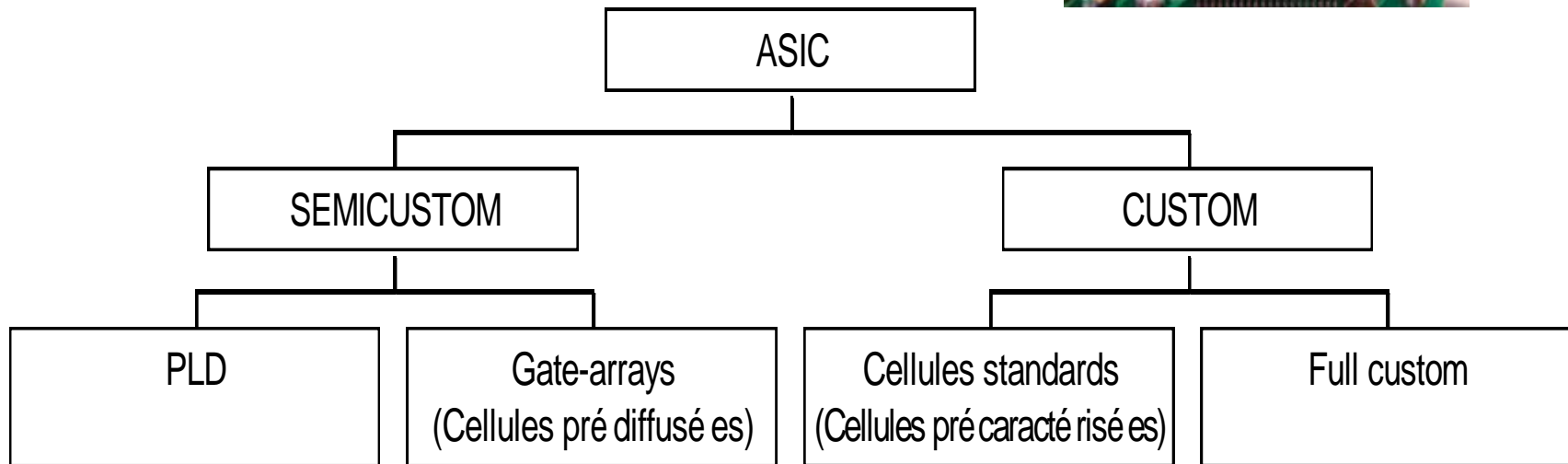
- *Avantages:* Elle est souple; on peut en effet changer la fonction du système sans toucher à la structure de celui-ci (il suffit de changer le contenu de la mémoire EPROM). Elle donne des circuits relativement compacts.
- *Inconvénient:* Le traitement séquentiel de l'information réduit la vitesse de traitement.

Solution 3:

- Elle combine les avantages des deux premières solutions: Rapidité, compacité, souplesse (pour certains types).

Composants ASIC

L'organigramme suivant montre les différents types de composants ASIC:



- Composants full custom:

Dans ce cas tous les masques sont conçus pour le circuit donné.

- *Avantages:*
 - Très grande complexité
 - Optimisation complète
- *Inconvénient:*
 - Prix très très élevé

- Composants à cellules standards:

- On utilise des cellules dont les masques ont été conçus par le constructeur, une fois pour toutes, pour tous les utilisateurs (bibliothèque de cellules). Le choix des cellules ainsi que leur emplacement se font suivant les spécifications de l'utilisateur.
- *Avantages:*
 - Très grande complexité
 - Optimisation complète
- *Inconvénient:*
 - Prix très très élevé

- Gate-array:

Le fabricant réalise, en série, des cellules prédiffusées. Il ne reste que la dernière étape qui est celle du dépôt des couches métalliques (liaisons entre les éléments) qui se fait suivant les spécifications de l'utilisateur.

- *Avantage:* - Complexité suffisante
- *Inconvénient:* - Prix relativement élevé

- PLD:

Ils occupent une place spéciale dans la hiérarchie des composants ASIC. Ils sont très faciles à programmer. Leur programmation se fait généralement par l'utilisateur lui-même à l'aide d'appareils simples appelés "programmeurs".

- *Avantages:*
 - Programmation chez l'utilisateur
 - Rapidité suffisante
 - Prix relativement bas
- *Inconvénient:* - Complexité relativement faible

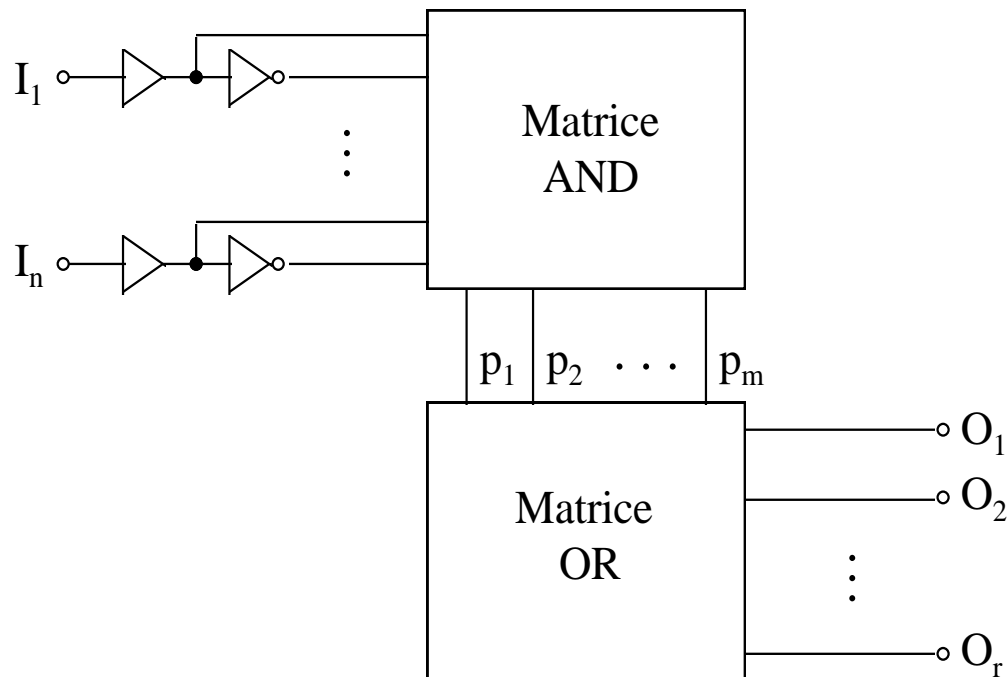
Types de PLD

- On distingue quatre groupes de PLD:
- PLD: Ce sont des composants programmables une seule fois (ex.: PAL)
- EPLD: Ils sont programmables plusieurs fois et effaçables aux rayons UV (ex.: EPLD de ALTERA)
- EEPLD: Ils sont programmables plusieurs fois et effaçables électriquement (ex.: GAL)
- ispPLD: Ils sont programmables dans le circuit d'utilisation et effaçables électriquement (ex.: ispGAL)

Exemple : Principe des PLD:

Il est basé sur le théorème fondamental de l'algèbre des fonctions binaires, qui dit que toute fonction binaire à n variables peut se mettre sous forme d'une somme de produits ou d'un produit de sommes. Ainsi les PLD contiennent au moins deux parties:

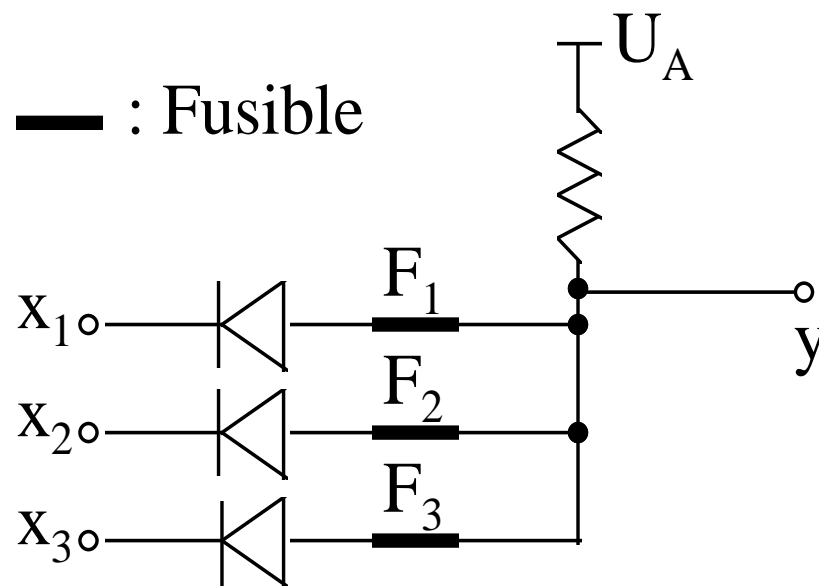
- une qui réalise les produits (matrice AND),
- une qui réalise les sommes (matrice OR).



Matrices AND

La programmation se fait à l'aide de fusibles.

Rappel: Porte AND à diodes:



$$y = f(x_1, x_2, x_3)$$

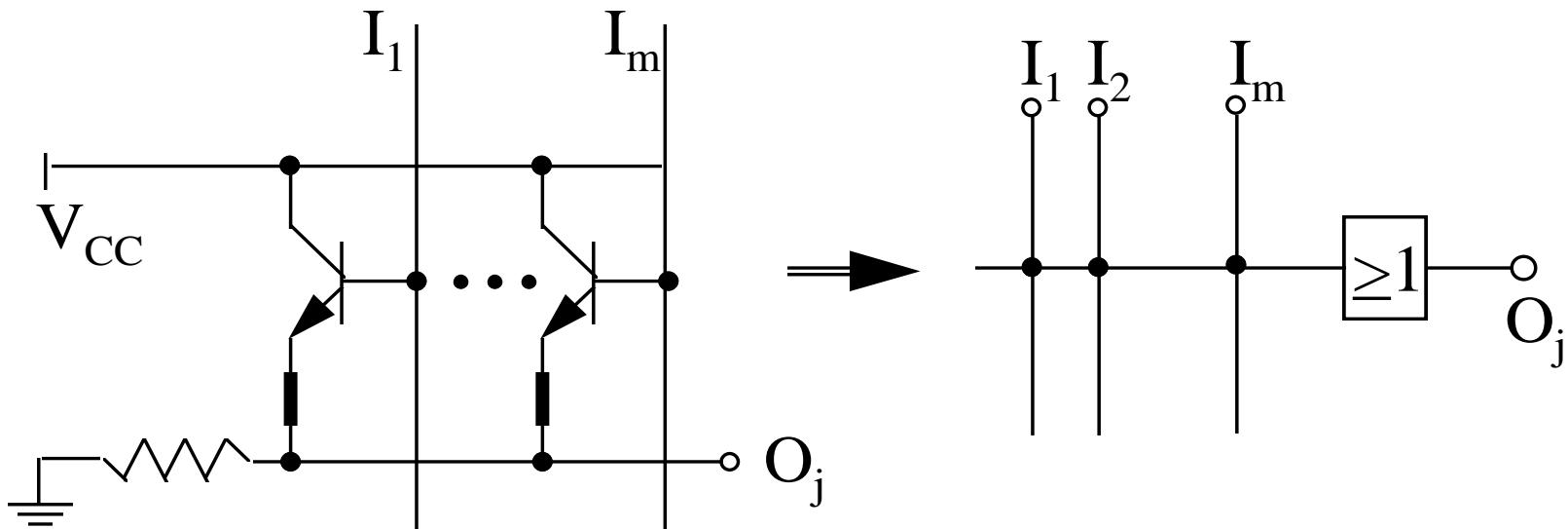
f: produit logique

Ex.: $y = x_1 \& x_3$
On brûle le
fusible F_2 .

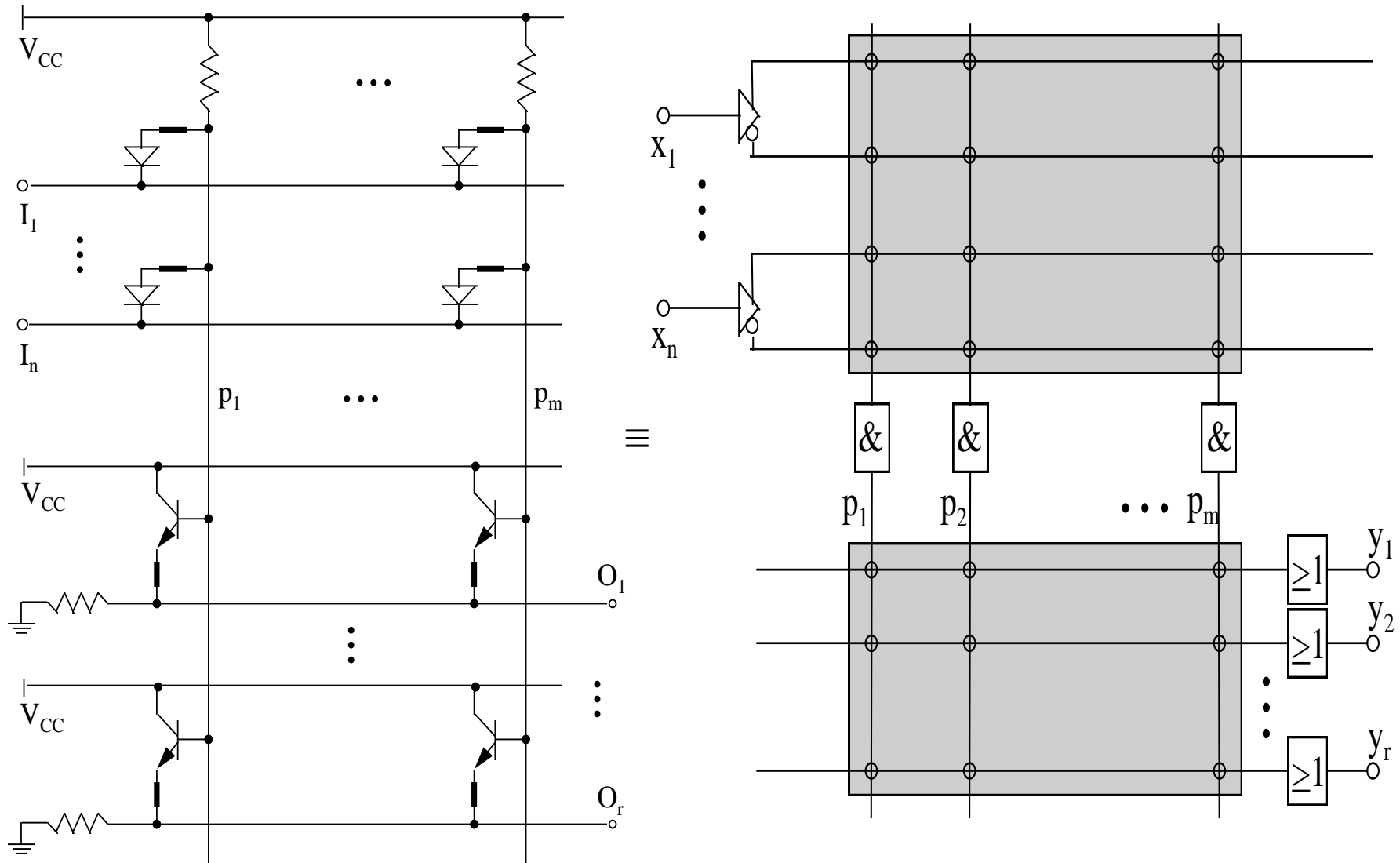
Matrices OR

La programmation se fait à l'aide de fusibles.

Rappel: Porte OR à transistors :

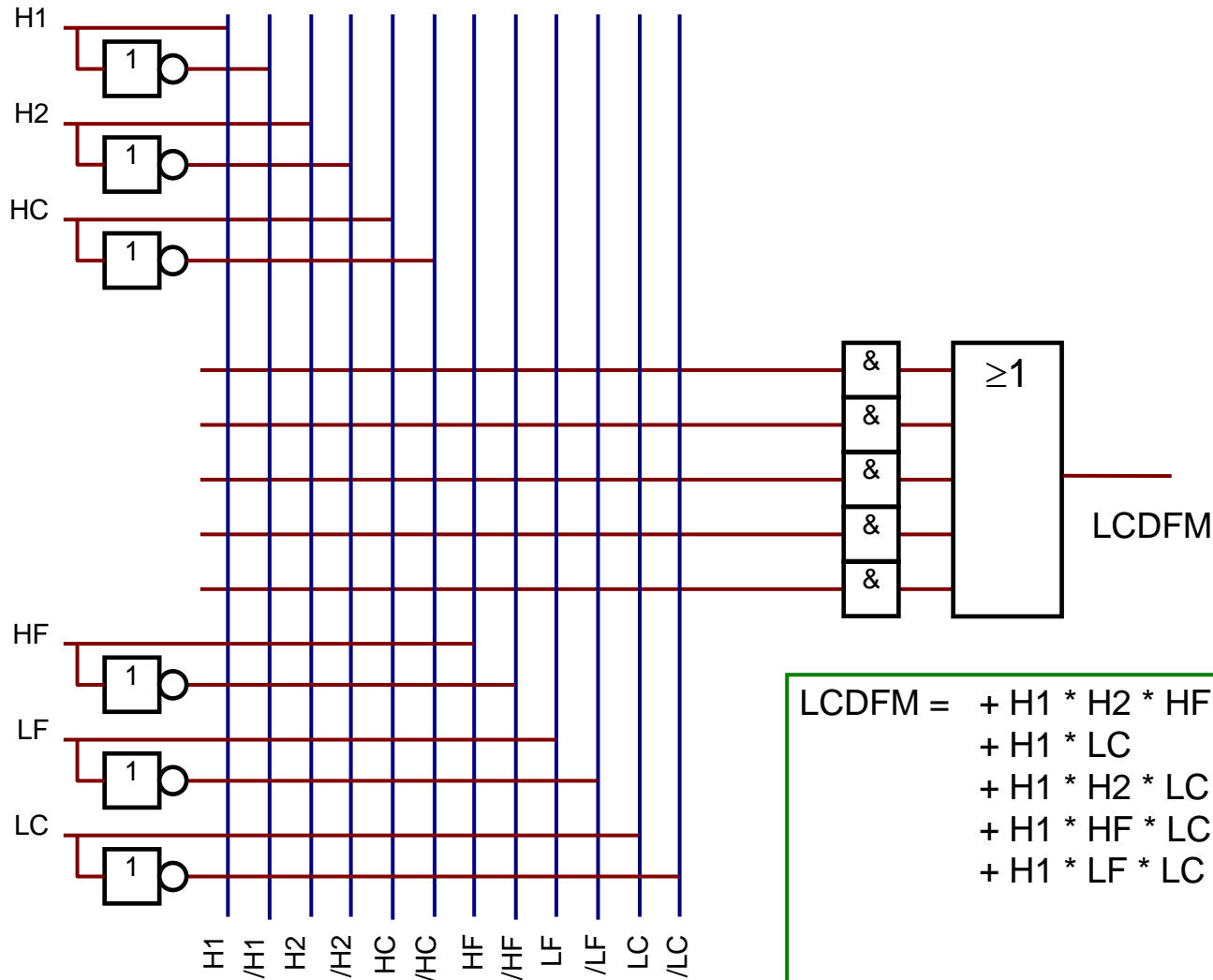


Matrices AND et OR :



Application

Soit le schéma ci-dessous. Réaliser les connexions pour avoir l'équation LCDFM valide.



$$\begin{aligned}
 \text{LCDFM} = & + H1 * H2 * HF * LF \\
 & + H1 * LC \\
 & + H1 * H2 * LC \\
 & + H1 * HF * LC \\
 & + H1 * LF * LC
 \end{aligned}$$

Langages de description ou 'programmation'

- on développe un circuit électronique numérique en utilisant un [langage de description de matériel](#) ([VHDL](#), [Verilog](#) ou encore [SystemC](#)), qui est ensuite compilé par [synthèse logique](#) pour produire automatiquement le dessin du circuit. On utilise les mêmes langages de description pour réaliser des prototypes et des préséries avec des composants logiques programmables ou [FPGA](#).